La fabrication des circuits MOS : Paramètres et C.A.O

SGS-THOMSON MICROELECTRONICS

C.Dupaty
Professeur de génie électrique
Lycée Fourcade 13120 Gardanne
c.dupaty@aix-mrs.iufm.fr

➲ Les dernières pages de ce document sont les transparents de cours

Fiche contrat (de préparation de séquence)

Brique TECH M2-2 : Technologie MOS

Objectifs :

- Mettre en évidence l'influence des paramètres de fabrication des composants MOS sur leurs caractéristiques
- Appréhender les méthodes et outils de développement d'un circuit intégré
- Travailler en autonomie

Pré requis :

Connaissances et savoir-faire d'un technicien supérieur en électronique ou électrotechnique

A partir de :

- TP de ce document
- Simulateur « Micro-Electronique » de Langage et informatique.
- PC Multimédia sous WINDOWS 95

Conditions :

Travail individuel, évaluation formative, durée 4h en laboratoire.

Critères d'évaluation :

- Toutes les réponses doivent être apportées
- Le stagiaire doit être capable d'énumérer les différentes phases de fabrication d'un circuit intégré, il doit pouvoir énoncer l'influence des paramètres de fabrication sur les caractéristiques électrique et temporelle du circuit réalisé.
- L'utilisation de l'ordinateur doit être aisée. (manipulation de la souris, des fenêtres …)
- L'écriture sera soignée de manière à pouvoir réutiliser le document réponse
- Le travail doit être le plus autonome possible, le professeur étant dans le laboratoire pour guider les stagiaires et résoudre les problèmes matériels

Remarque : *Le lecteur doit compléter les paragraphes précédés du symbole* ✎

Fiche de déroulement de séquence : Durée 4h, 15mn de pose

Durées (mn)	Etapes et contenu	Activités du professeur	Activités des stagiaires	Moyens matériels et documents utilisés	Connaissances et savoir-faire apportés
5mn	**Présentation du contrat, des conditions de travail**	Il présente les objectifs et le contrat, la méthode pédagogique retenue (évaluation formative)	Ils écoutent et peuvent demander des précisions	Fiche contrat Tableau blanc Transparent	
30mn	**Contrôle des pré requis**	Il questionne oralement et amène les stagiaires à confirmer leurs pré requis sur le fonctionnement des transistor MOS	Ils mobilisent leurs connaissances afin de répondre aux questions.	Tableau blanc Transparents	
1mn		Il distribue les TP et les documents ressources.			
10 mn	**Présentation**	Il invite les élèves à se documenter Présente le didacticiel et les documents ressource	Ils écoutent, posent des questions	Tableau blanc Transparent	
40 mn	**Conception et Simulation**	Il présente le TP sur la simulation des caractéristiques d'un circuit intégré et place les stagiaires en situation d'autonomie. Il les guide, les conseille...	Ils recherchent, participent Développe le TP	PC, TP Tableau blanc Transparent	Influence des paramètres de fabrication sur les caractéristiques électriques et temporelles
20 mn	**Exercice**	Il assiste les stagiaires , Il présente le problème, il observe et aide les stagiaires afin de leur permettre de **réussir** l'exercice	Ils mobilisent les connaissances nouvelles pour répondre au problème		
40 mn	**I.A.O**	Il présente le TP l'I.A.O et place les stagiaires en situation d'autonomie. Il les guide, les conseille...	Ils recherchent, participent Développe le TP	PC, TP Tableau blanc Transparent	Principes généraux de l'I.A.O sur silicium
20 mn	**Exercice**	Il assiste les stagiaires , Il présente le problème, il observe et aide les stagiaires afin de leur permettre de **réussir** l'exercice	Ils mobilisent les connaissances nouvelles pour répondre au problème		
15 mn	**Mise en boîtier**	Il présente le TP sur la mise en boîtier et place les stagiaires en situation d'autonomie. Il les guide, les conseille...	Ils recherchent, participent Développe le TP	PC, TP Tableau blanc Transparent	Principes généraux de l'I.A.O sur la mise en boîtier d'un circuit intégré
45 mn	**Exercice**	Il assiste les stagiaires , Il présente le problème, il observe et aide les stagiaires afin de leur permettre de **réussir** l'exercice	Ils font l'exercice en autonomie Ils mobilisent les connaissances nouvelles pour répondre au problème posé, ils s'auto évaluent en référence au contrat de. départ		

1. Rappels sur le fonctionnement des transistors MOS

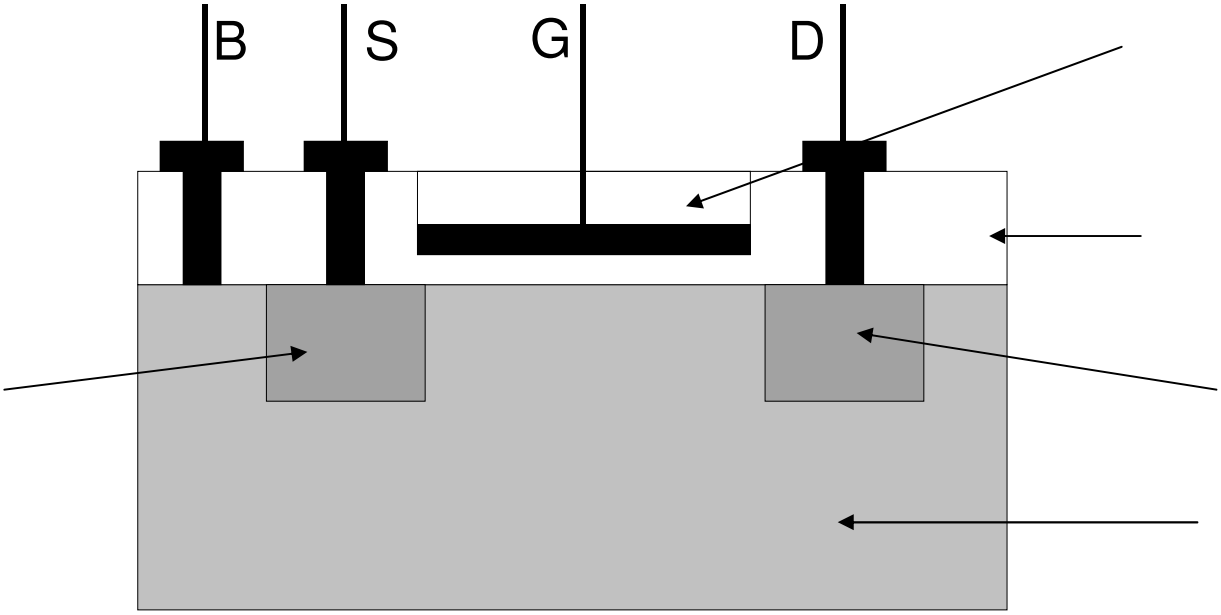
P Que signifient les termes NMOS et PMOS ?

Transistor à effet de champ metal oxyde silicium à canal P ou N.
P pour un canal composé d'accepteurs (trous) et N pour un canal composé de donneurs (electrons)

P Que signifient les termes enrichissement et appauvrissement appliqués aux transistors MOS ?

Enrichissement : lorsque la grille n'est pas polarisée transistor est bloqué
Appauvrissement : lorsque la grille n'est pas polarisée transistor est conducteur (ce type de transistor est assez rare)

P Compléter le dessins du **transistor NMOS** à enrichissement ci dessous (ne pas s'inspirer de la page suivante):



P Que signifie :

D :

Drain, il est relié à la tension la plus positive pour un NMOS et à la plus négative
pour un PMOS

G :

Gate ou grille, c'est l'électrode de commande du transistor

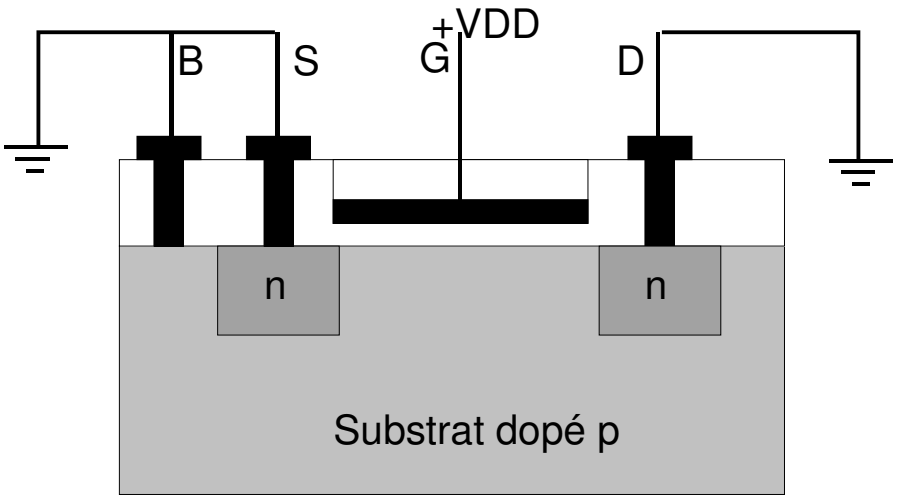
S :

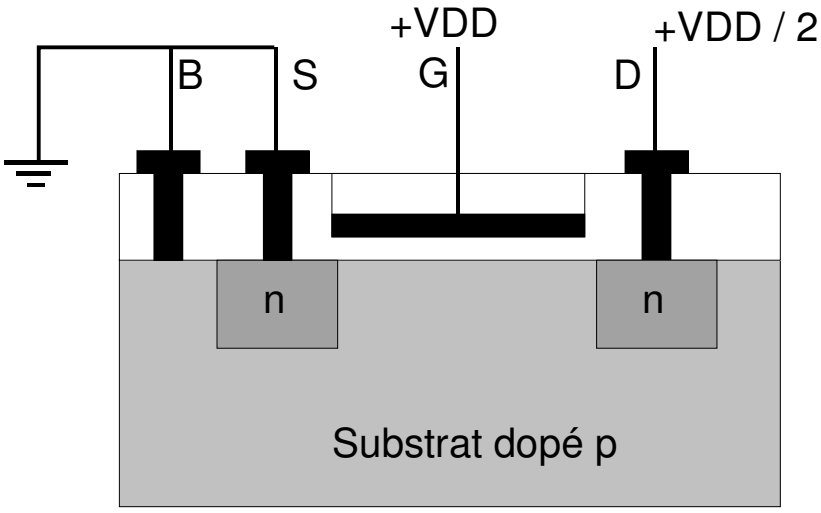
Source, elle est reliée à la tension la plus positive pour un PMOS et à la plus négative pour un NMOS

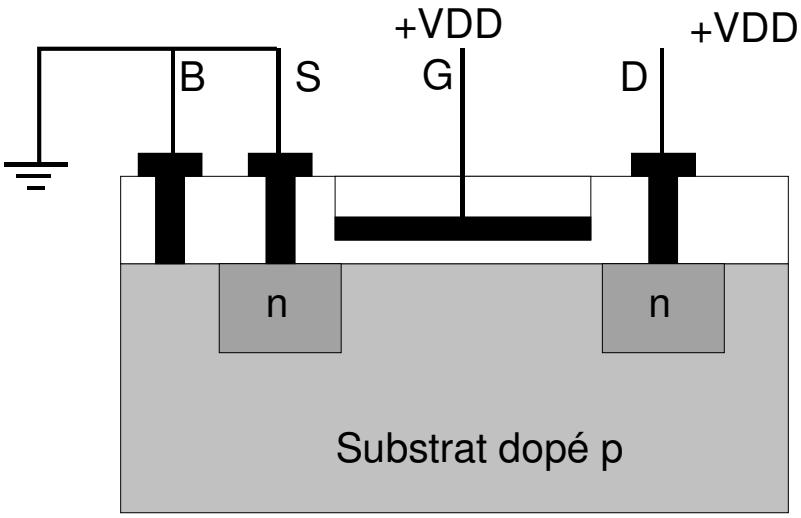
B :

Bulk (substrat), il est dopé n pour pour un PMOS et p pour un NMOS

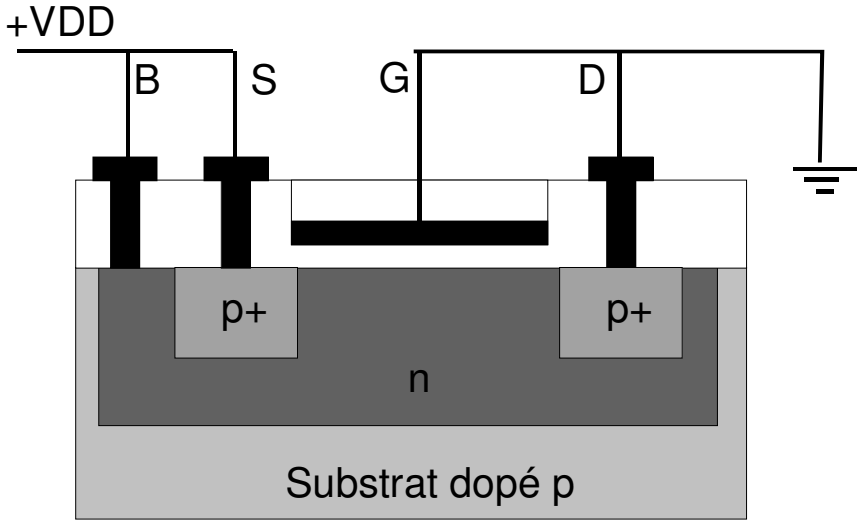
P Indiquer à l'aide de + et de – les zones polarisées du transistor NMOS à enrichissement dans les cas suivants :

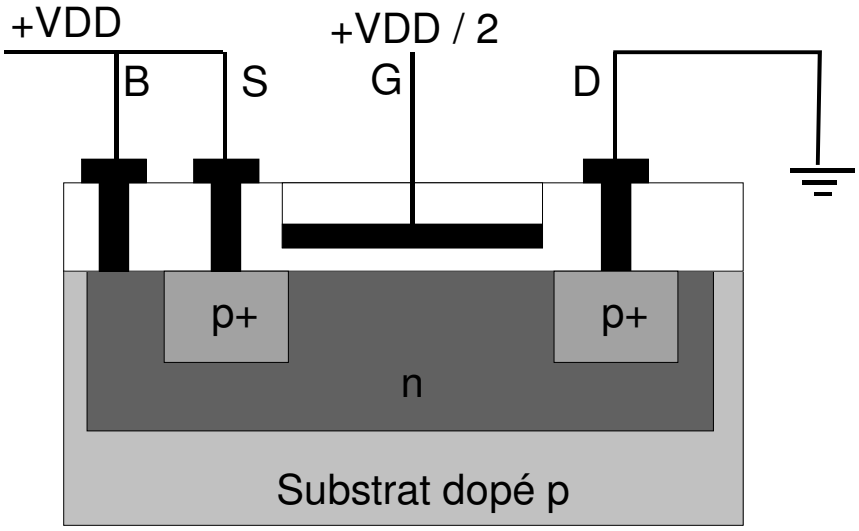


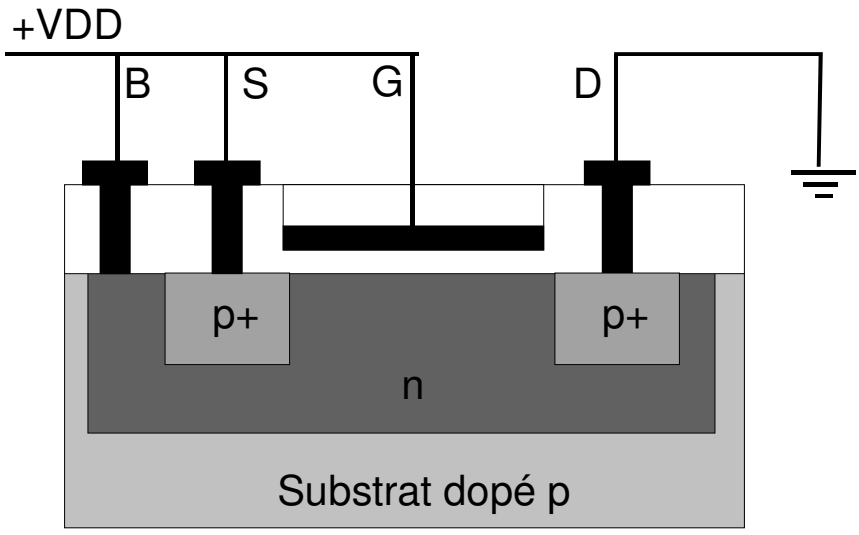




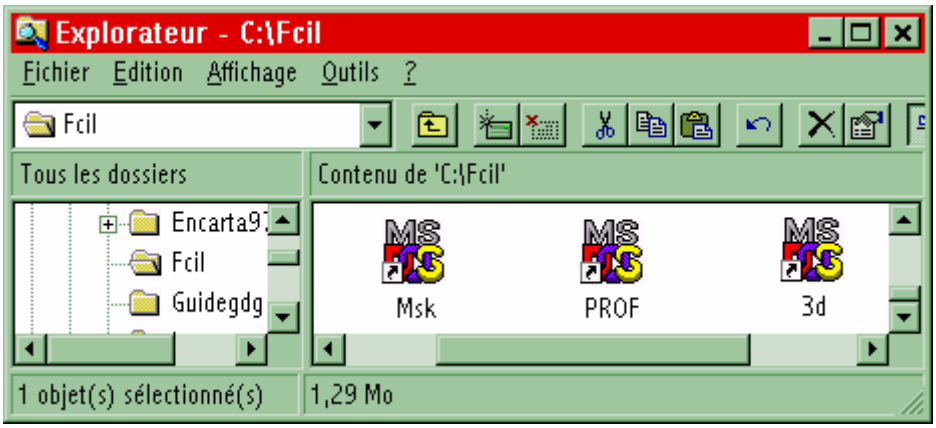
P Indiquer à l'aide de + et de – les zones polarisés du transistor PMOS à enrichissement dans les cas suivants :







2. Influence de la largeur du canal et de la grille sur les caractéristiques d'un transistor MOS



➲ Lire et effectuer le didacticiel de la documentation du logiciel « PROF »
Remarque : ES2 est maintenant intégré à la société ATMEL

P En technologie ES2 1.2um, quelles sont les dimensions du canal ?

✎ *1.2 um x 2.4um ²*

P Pour VGS=3v, en modifiant VD rechercher la valeur de VT

✎ *0,8v*

P Quelle est la condition sur VDS permettant de faire fonctionner le transistor NMOS en régime linéaire ?

✎ *VDS > VT*

➲ Visualiser l'évolution du point de fonctionnement sur la caractéristique ID/VDS pour VG=3v et pour VD variant de 0 à 5v.

P Indiquer pour quelles valeur de VD le transistor fonctionne en mode :

Saturé ✎ *VD>1.36v*
Linéaire ✎ *0v<VD<1.36v*
Bloqué ✎ *jamais*

P Quelle est la conséquence d'une augmentation de la largeur du canal

✎ *Applatissement des courbes ID/VD (résistance dynamique plus faible)*
Le transistor se saturera plus difficilement

P Quelle est la conséquence d'une augmentation de la longueur du canal

✎ *Aucune sur les caractéristiques ID/VD, seul le courrant admissible entre drain et source est plus imporatant*

P Pourquoi est il important de saturer rapidement de transistor ?

*On cherche à fabriquer des circuits numériques (deux états logiques uniquement , saturé ou bloqué), il est donc inutil que le transistor fonctionne en régime linéaire, c'est un état indéterminé. De plus la commation en régime de commutation est pratiqement nulle ce qui n'est pas le cas en régime linéaire (P=VD*ID)*

P Quelle est l'influence de la température sur le fonctionnement du transistor

Plus la température est faible et mieux fonctionne le transistor. Le courant IDS sera plus important.

P Quelle est l'influence du nombre de transistor présents sur une puce ?

Plus les transistors sont nombreux, plus le circuit aurra tendance à chauffer, et donc moins le corant IDS pourra être important.

P Pourquoi le courant IDS doit il être maintenu à une certaine valeur ?

L'influence des parasites externes est dépendante de la tension VT et du courant IDS. Celui ci doit conserver une certaine valeur de manière à rendre négligeable l'influence des parasites.

Ne pas effectuer le chapitre : Didacticiel des paramètres Niveau 3

➲ Effectuer les mêmes manipulations que pour le transistor MOS canal P.

P Les contraintes de fabrication sont elles les mêmes ?

Le pMOS necessite l'implantation d'un puit n

➲ **Après avoir expérimenter comme précédement les composants Diode, transistor bipolaire (facultatif) capacité (facultatif) répondre aux questions suivantes :**

P Pourquoi doit on protéger les entrées des circuits intégrés ?

En raison d'éventuelles décharges électrostatiques ou d'erreur de manipulation. Les grilles des transistors MOS étant extrêmement mince, un surtension détruirait rapidement l'isolant par un micro arc électrique

P Quel est le rôle de la diode N+/P- ?

Protection d'une entrée contre les tensions négatives

P Quels est son seuil de conduction ?

0,6v

P A partir de quel tension d'entrée est elle passante ?

VSS-0,6v

P Quelle est l'influence de la température sur la diode ?

✎ *La tension de seuil est proportionnelle à la diode. Idéalement la tension de seuil devrait être nule*

P Quel est le rôle de la diode P+/N- ?

✎ *Protection d'une entrée contre les surtensions*

P Quels est sont seuil de conduction ?

✎ *0,6v*

P A partir de quel tension d'entrée est elle passante ?

✎ *VDD+0,6v*

P Quelle est la tension maximale que l'on peut appliquer à un transistor MOS alimenté sous 5v ?

✎ *20v*

P Comment règle t on la capacité d'un condensateur MOS ?

✎ *En agissant sur l'épaisseur de l'oxyde de silicium (diélectrique) et sur la surface des électrodes*
La capacité est proportionnelle à la surface des électrodes et inversement rortionnelle à l'épaisseur du diélectrique.

➲ ***Comparer pour un transistor NMOS les technologies ES212 et ES208***

P Quel est l'avantage de la technologie ES208

✎ *Transistors plus petits, la tension VGS de saturation est légèrement plus élevée (1v)*

3. Procédé de fabrication

Le logiciel 3d décrit de manière théorique les principales étapes de création d'un circuit intégré.

➲ Effectuer la manipulation proposée dans la documentation.

P Expliquer le principe de fonctionnement de l'inverseur CMOS présenté :

✎ *Lorsque entrée égale VDD le transistor NMOS est saturé (VGS>VT, +VDD) la sortie égale 0v. Lorsque l'entrée égale 0v le transistor PMOS est saturé (VGS>VT, -VDD) la sortie égale VDD. Sur le schéma proposé, la source du NMOS et du PMOS sont reliées aux alimentation*

P Quelle type d'impureté est utilisée pour obtenir un dopage de type P (accepteur) ?

✎ *Le bore*

P Quelle type d'impureté est utilisée pour obtenir un dopage de type N (donneur) ?

✎ *L'arsenic*

P Quel est le rôle de l'oxyde de silicium ?

✎ *Créer la grille (isoler)*

P Quelle est son épaisseur ?

✎ *25nm*

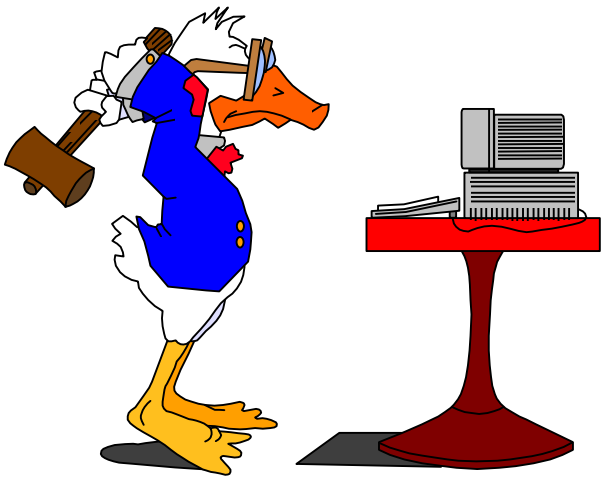
P Quel est le rôle du polysilicium ?

✎ *Etablir un contact , une plaque conductrice permettant l'effet de champ*

P Quel métal est utilisé pour réaliser les interconnexions ?

✎ *L'aluminium*

➲ Effectuer la manipulation sur la mémoire RAM jusqu'à avoir bien assimilé les différentes phases de la fabrication



4. C.A.O d'un circuit intégré

- Une documentation sur l'utilisation du logiciel MSK est disponible page 90 à 97.
- Un manuel de référence et en particulier la description des commande est disponible pages 98 à 112.
- L'interprétation des icônes se trouve page 113 et 114

Le didacticiel du logiciel MSK propose la création d'un inverseur CMOS, effecutuer la manipulation demandée.

Avant de lancer la simulation effectuer un DRC.

P Que signifie ce sigle ?

Design Regle Check

P Sur la courbe de simulation I&V, expliquer la présence des pointes de courant

Lors de la commutation, les transistors conduisent ensemble pendant un temps très court, à ce moment un courant circule entre VDD et VSS

P La puissance consommée est proportionnelle à ID (P=VDS*ID), comment réduire la consommation ?

En améliorant les temps de commutation des transistors, donc en réduisant leur taille et en particulier l'épaiseur de la grille d'oxyde de silicium (voir TP précédent)

5. C.A.O évoluée

La méthode précédente devient vite inadapté aux fonctions logiques complexe. Les logiciels d'I.A.O de circuits intégrés permettent de créer des masques de gravure à partir de la description logique des fonctions à réaliser, par les équations logiques, tables de v érité, diagramme d'état en langage ABEL par exemple.
Le didacticiel propose de réaliser des fonctions logiques simples à partir de leur équation logique. (page 46)

- Effectuer les manipulations proposées, visualiser les process en coupe, effectuer les simulations pour les fonctions NAND et NOR

Exercice : Réaliser la fonction XOR comme décrit page 49. La solution est donnée dans le fichier XOR.MSK

- Effectuer les manipulations sur le demi-additionneur et construire à partir du TP un additionneur complet.

6. Les mémoires

Les mémoires RAM sont des circuits à très forte densité d'intégration. Les RAM statiques atteignent aujourd'hui 1MO soit 8Mbits.
Les TP sur les bascules RS et la mémoire RAM (RS.MSK et RAM.MSK) mettent en évidence la complexité d'une cellule mémoire. A travers la simulation on vérifiera la très faible consommation de la cellule RAM. Celle ci étant destinée à être implanté sur le même substrat que des milliers d'autre, la consommation est la première contrainte de fabrication des mémoires de ce type.

➲ Effectuer la manipulation proposée à partir du fichier RAM.MSK

Les système à micro processeur étant de plus en plus rapide (f>300MHz) le temps d'accès des mémoires doit être aussi court que possible. On a montré précédemment la relation de proportionnalité entre l'épaisseur de la grille et le temps de commutation des transistors.

7. Circuits analogiques

Le didacticiel propose à partir de la page 73 une approche des technologies MOS analogiques. Le but maintenant est de faire fonctionner les transistors en régime linéaire et non plus en régime de saturation. Cette technologie est de plus en plus employée, elle permet de réaliser des fonctions (amplification, comparaison …) avec des tensions de déchets pratiquement nulles (RAIL TO RAIL).

➲ Effectuer la manipulation proposée à partir du fichier AMLI.MSK

La dernière manipulation propose d'expérimenter un circuit en technologie mixte, linéaire et commutation. Il s'agit d'un C.A.N FLASH 2bits. Ce type de composant intègre un pont de résistances, une batterie de comparateurs analogiques et une logique de décodage.
➲ Effectuer la manipulation proposée à partir du fichier DAC.MSK

P Pour réaliser un convertisseur 8 bits, combien doit on intégrer

✎De résistances : ✎ *257*
De comparateurs : ✎ *256*

Plus un convertisseur décimal binaire ✎…*256*….. ➔ 8 bits

Les problèmes de conceptions liés à ce type de circuits sont les mêmes que pour les mémoires RAM, consommation et vitesse de commutation.

8. Mise en boitier

La dernière partie du TP propose une mise en boîtier d'un circuit à partir d'une bibliothèque de symboles.
➲ Visualiser (et imprimer) et exemples CHIPx.MSK
➲ A titre d'exercice et si vous en avez le temps, proposer la mise en boîtier DIL8 de l'inverseur CMOS (INV.MSK)

Fiche contrat (de préparation de séquence)

Brique TECH M2-2 : Technologie MOS

Objectifs :

- Mettre en évidence l'influence des paramètres de fabrication des composants MOS sur leurs caractéristiques
- Appréhender les méthodes et outils de développement d'un circuit intégré
- Travailler en autonomie

Pré requis :

Connaissances et savoir-faire d'un technicien supérieur en électronique ou électrotechnique

A partir de :

- TP de ce document
- Simulateur « Micro-Electronique » de Langage et informatique.
- PC Multimédia sous WINDOWS 95

Conditions :

Travail individuel, évaluation formative, durée 4h en laboratoire.

Critères d'évaluation :

- Toutes les réponses doivent être apportées
- Le stagiaire doit être capable d'énumérer les différentes phases de fabrication d'un circuit intégré, il doit pouvoir énoncer l'influence des paramètres de fabrication sur les caractéristiques électrique et temporelle du circuit réalisé.
- L'utilisation de l'ordinateur doit être aisée. (manipulation de la souris, des fenêtres …)
- L'écriture sera soignée de manière à pouvoir réutiliser le document réponse
- Le travail doit être le plus autonome possible, le professeur étant dans le laboratoire pour guider les stagiaires et résoudre les problèmes matériels

Rappels sur le fonctionnement des transistors MOS

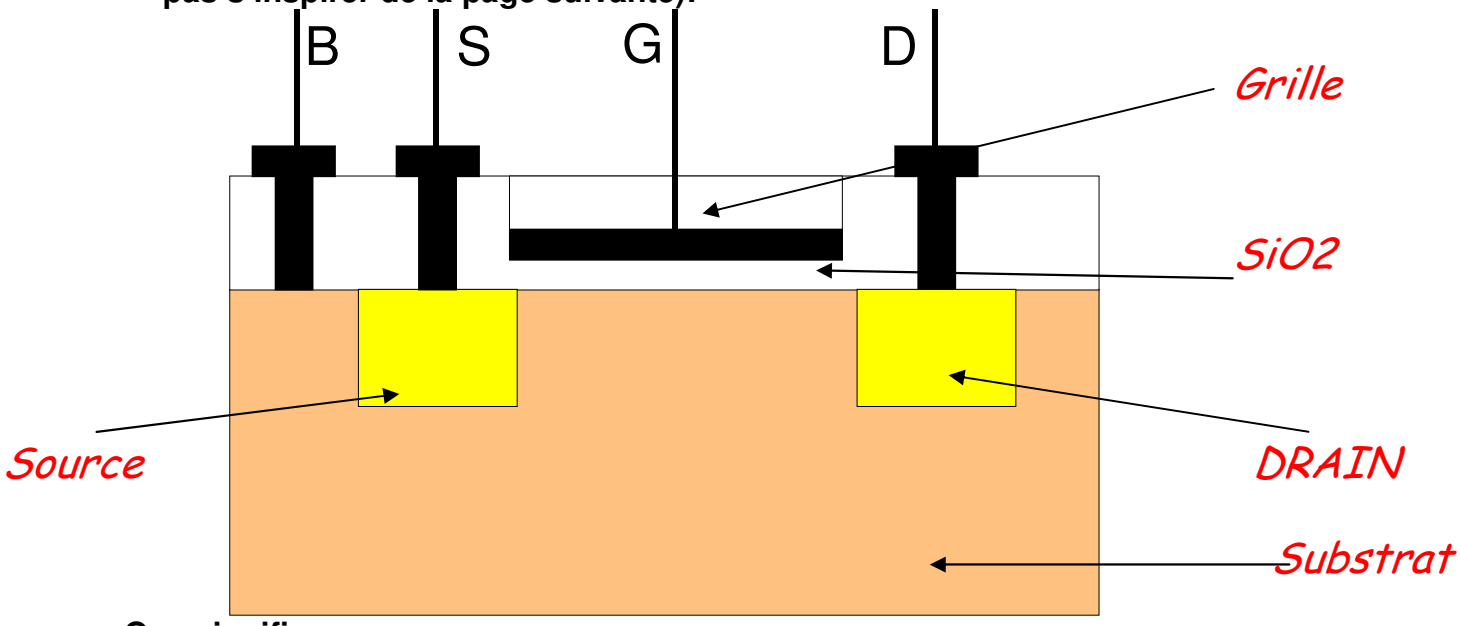
➲ **Que signifient les termes NMOS et PMOS ?**

Transistor à effet de champ metal oxyde silicium à canal P ou N. P pour un canal composé d'accepteurs (trous) et N pour un canal composé de donneurs (electrons)

➲ **Que signifient les termes enrichissement et appauvrissement appliqués aux transistors MOS ?**

Enrichissement : lorsque la grille n'est pas polarisée transistor est bloqué. Appauvrissement : lorsque la grille n'est pas polarisée transistor est conducteur (ce type de transistor est assez rare)

➲ **Compléter le dessins du transistor NMOS à enrichissement ci dessous (ne pas s'inspirer de la page suivante):**



Que signifie :

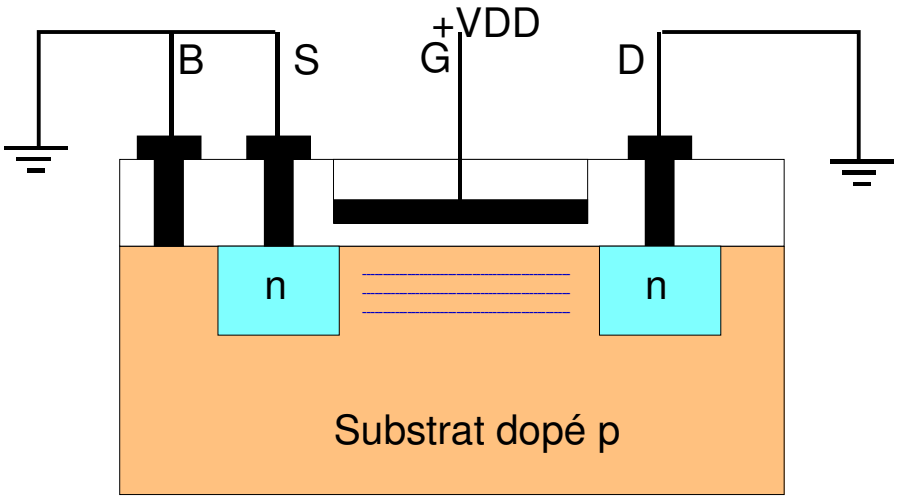
D : *Drain, il est relié à la tension la plus positive pour un NMOS et à la plus négative pour un PMOS*

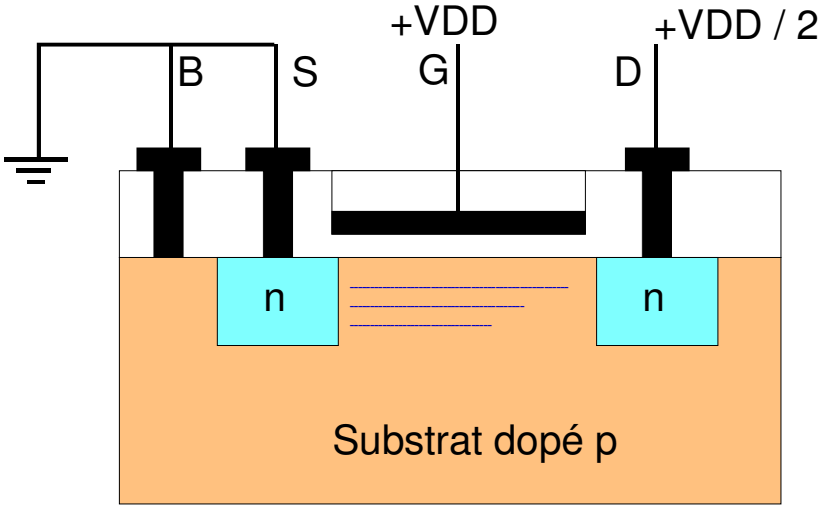
G : *Gate ou grille, c'est l'électrode de commande du transistor*

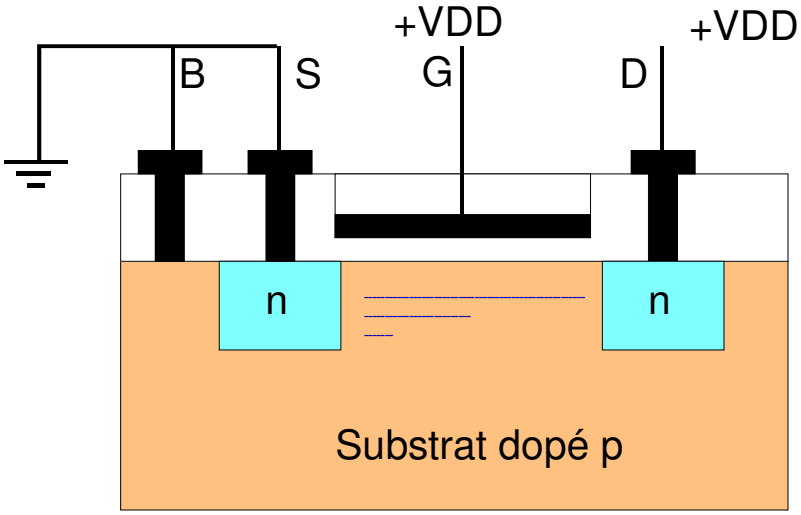
S : *Source, elle est reliée à la tension la plus positive pour un PMOS et à la plus négative pour un NMOS*

B : *Bulk (substrat), il est dopé n pour pour un PMOS et p pour un NMOS*

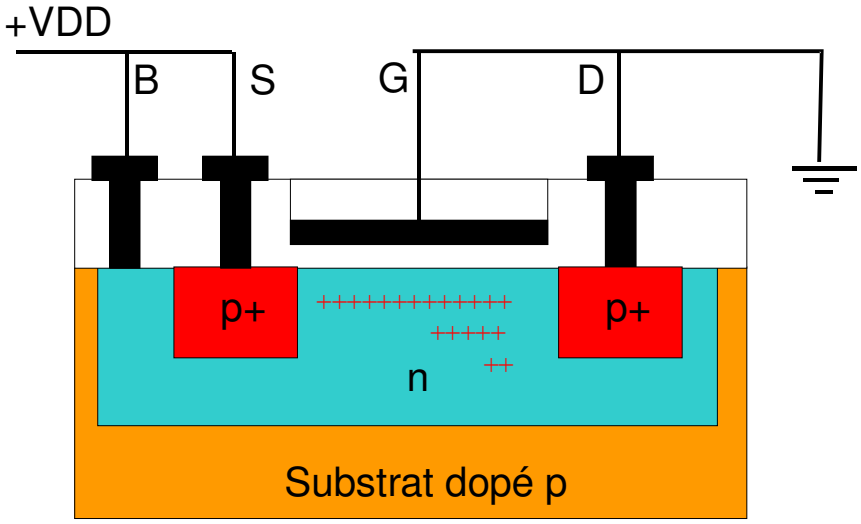
Indiquer à l'aide de + et de – les zones polarisées du transistor NMOS à enrichissement dans les cas suivants :

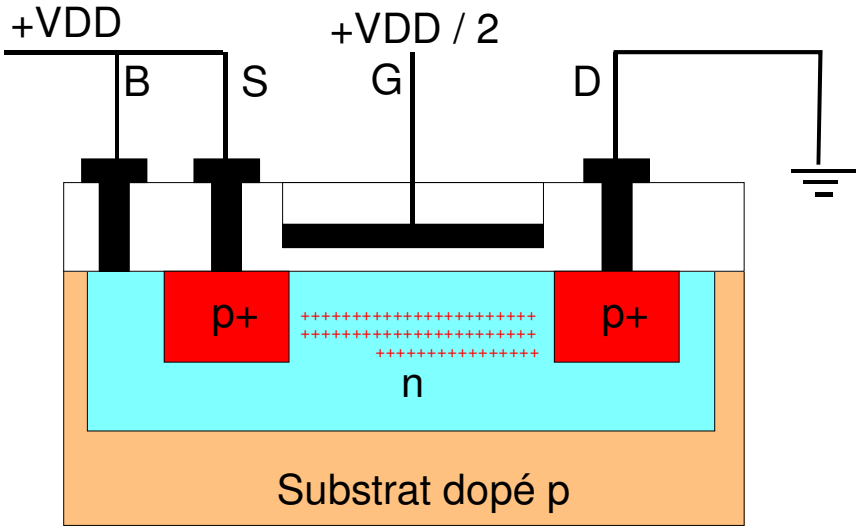


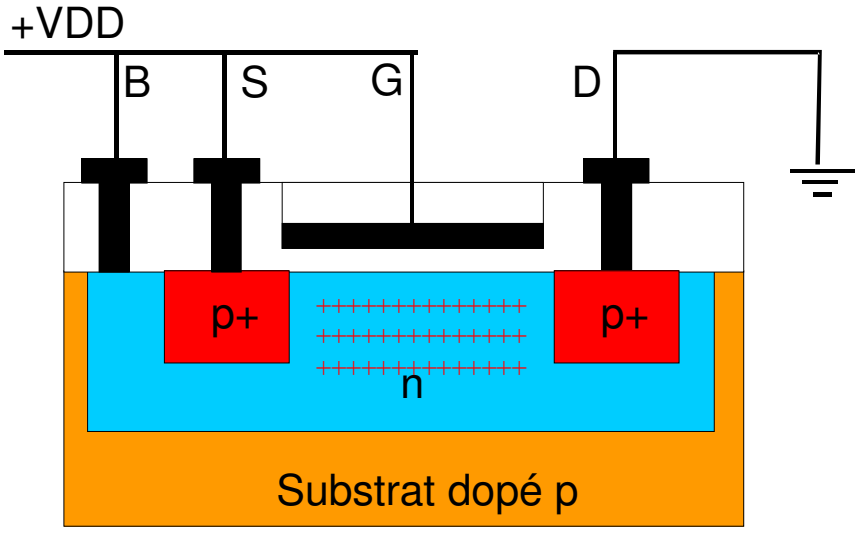




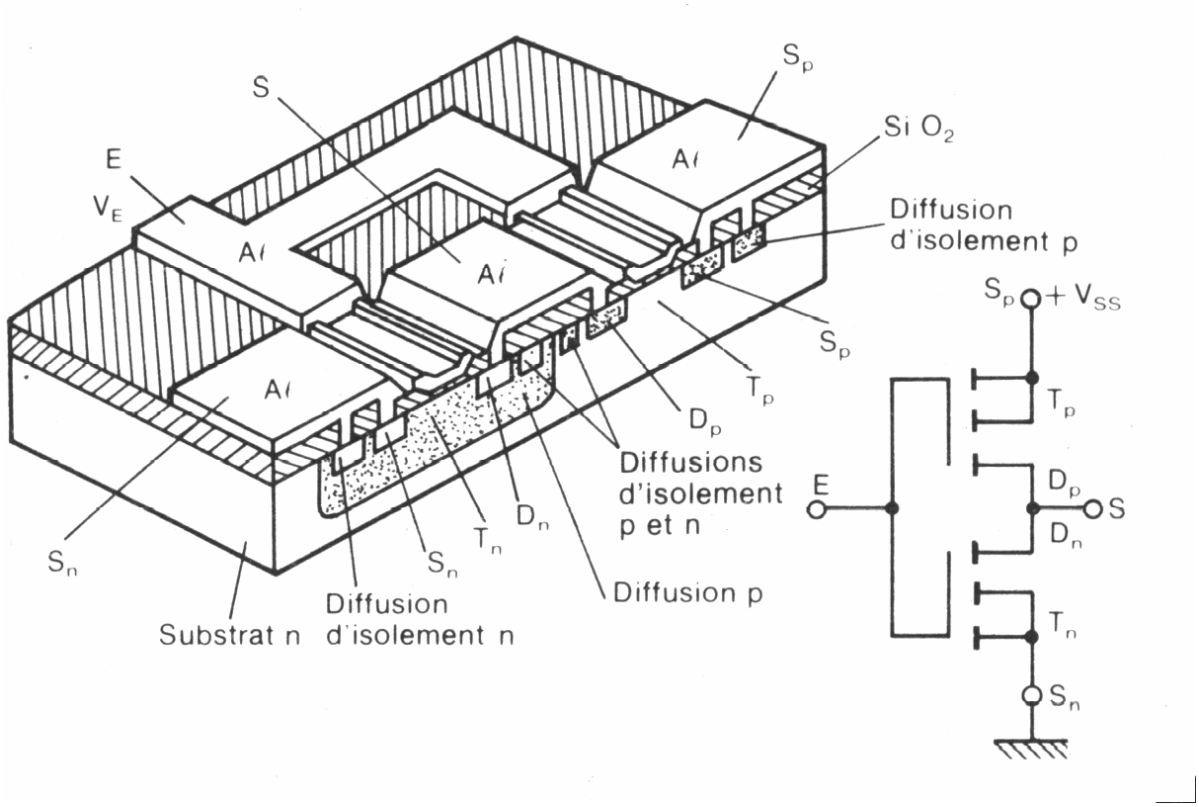
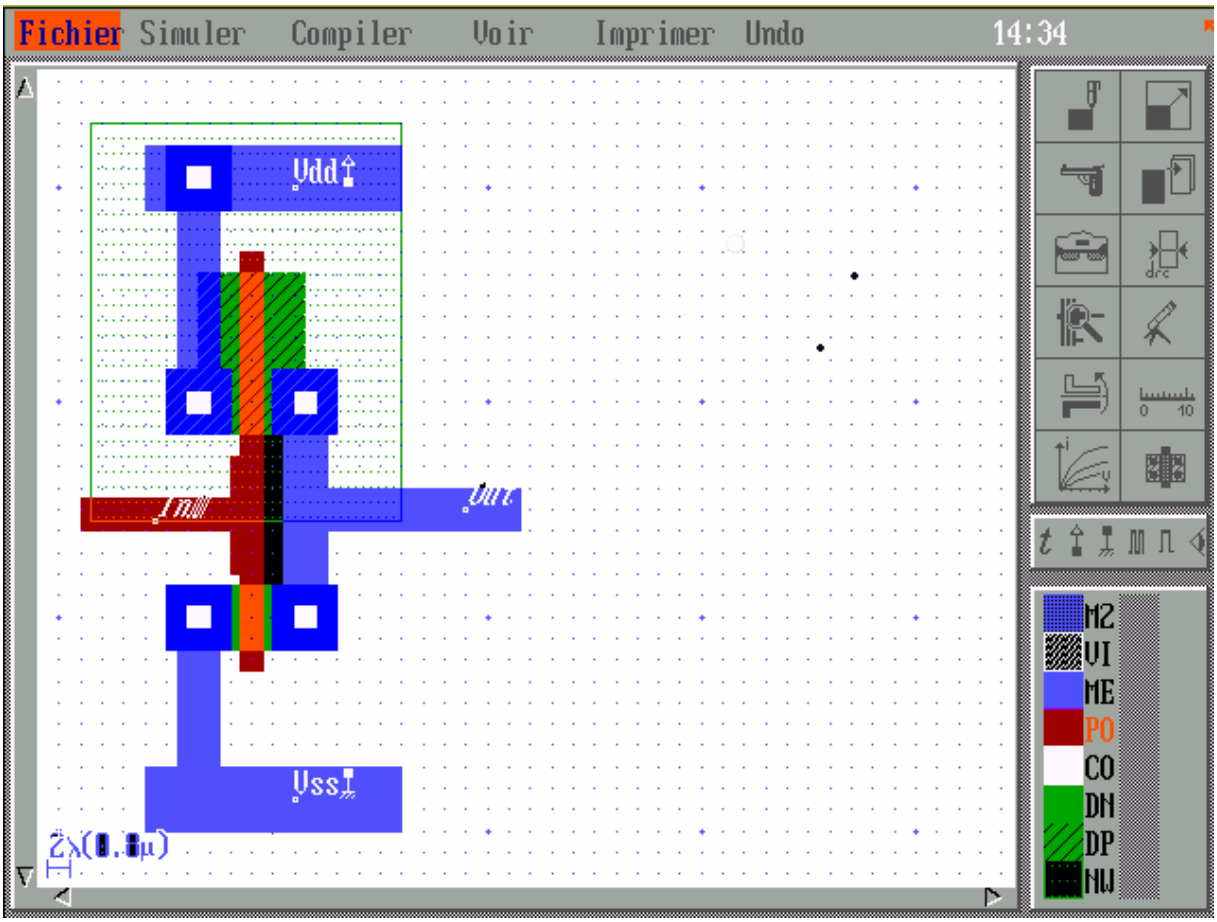
Indiquer à l'aide de + et de – les zones polarisés du transistor PMOS à enrichissement dans les cas suivants :







INVERSEUR CMOS : vue en 3D



MSK : Description des commandes