

Technologie des circuits numériques

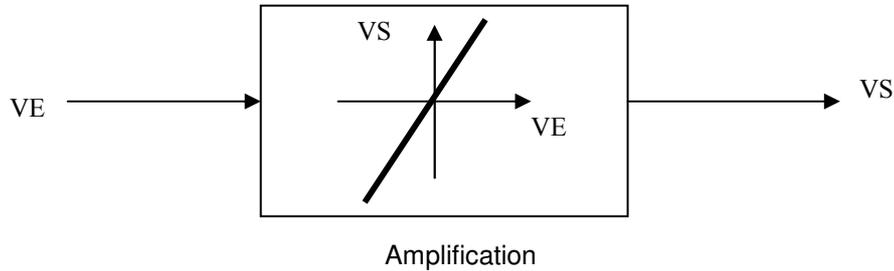


C.Dupaty
Professeur de génie électrique
Lycée Fourcade 13120 Gardanne
c.dupaty@aix-mrs.iufm.fr

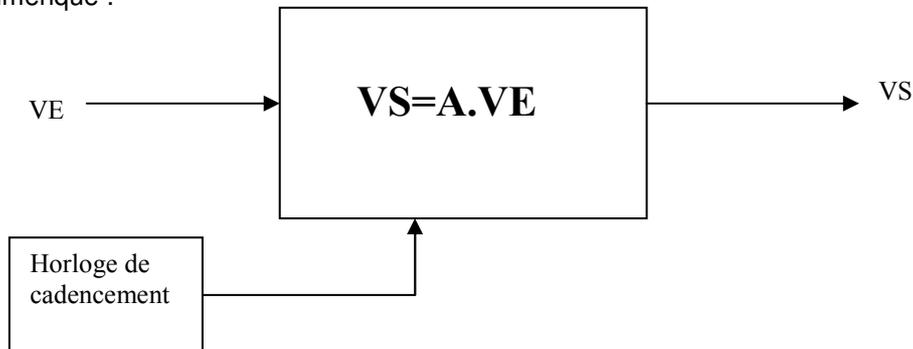
1. Pourquoi une technologie numérique

L'ingénieur électronicien pour résoudre un problème associe entre eux des circuits électroniques remplissant diverses fonctions mathématiques.

Celles-ci peuvent être réalisées de manière analogique : exemple pour un amplificateur ou $V_s = A \times V_e$



Ou numérique :



La vitesse de calcul des fonctions numériques croît ces dernières années extrêmement rapidement, les circuits numériques peuvent aujourd'hui remplacer partout les circuits analogiques lorsque les fréquences des signaux à traiter sont inférieures à 1GHz.

L'avantage des technologies numériques est une moindre de permettre de réaliser n'importe quelle fonction mathématique, et surtout d'être simplement reconfigurable (par programme on pourrait par exemple modifier l'amplification A).

2. Le calcul numérique en électronique

Il s'appuie sur l'algèbre de Boole. C'est un algèbre très simple en base 2. Il n'existe que les chiffres 0 et 1, qui en électronique correspondront à deux états électriques, conducteur et non-conducteur

Ex le chiffre 1568 en base 10 (ou il existe 10 chiffres) correspond à

$$1 \text{ fois } 1000 + 5 \text{ fois } 100 + 6 \text{ fois } 10 + 8 \text{ ou encore } 1 \times 10^3 + 5 \times 10^2 + 6 \times 10^1 + 8 \times 10^0$$

Il en est de même en binaire : le nombre 10110110 correspond à

$$1 \times 2^7 + 0 \times 2^6 + 1 \times 2^5 + 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 \text{ soit } 128 + 0 + 32 + 16 + 0 + 4 + 2 + 0 \text{ soit } 182 \text{ en base } 10$$

Fonctions booléennes :

NON, ET, OU

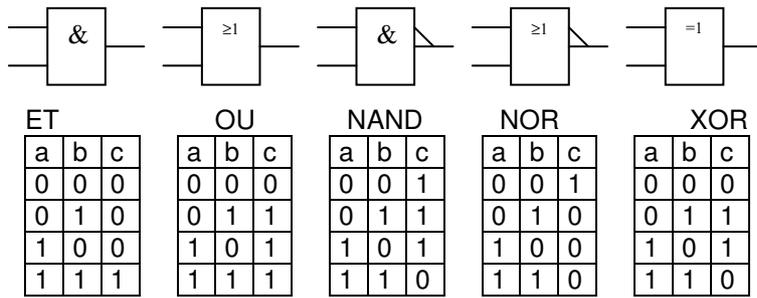
Soit des variables binaires a,b,c

NON : $\text{NON}(a) = \bar{a}$ si $a=1$ alors $\bar{a}=0$ et vice versa

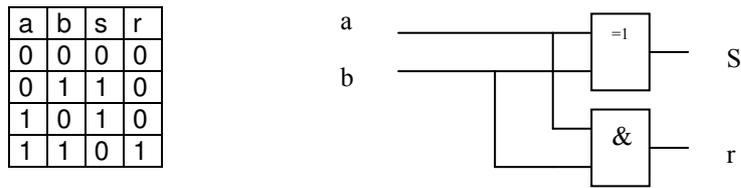
ET : si $c=a \& b$ alors $c=1$ si et seulement si $a=1$ et $b=1$

OU : si $c= a \text{ ou } b$ alors $c=1$ si et seulement si $a=1$ ou $b=1$

A partir de ces trois modèles on définit toutes les fonctions booléennes :



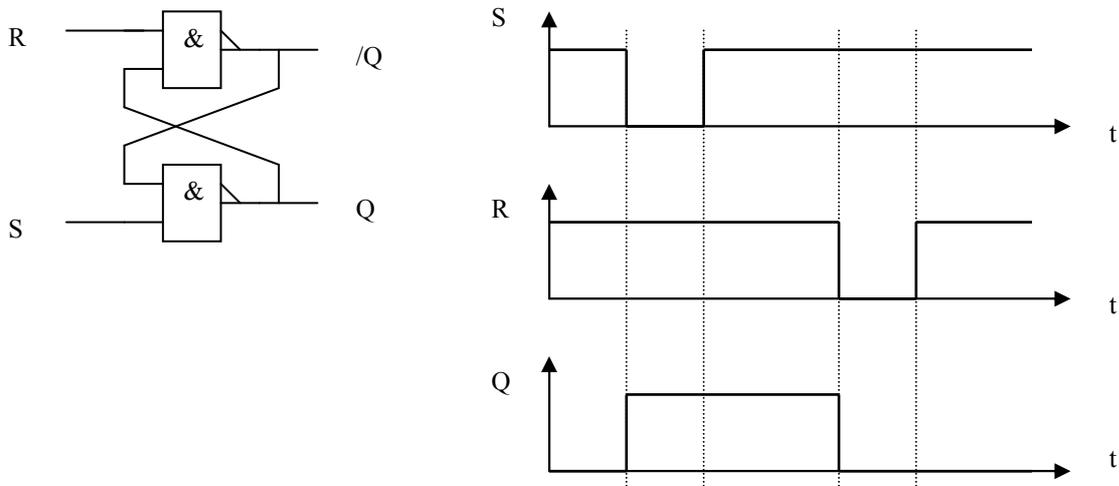
A partir de ces fonctions il est possible de créer n'importe quelle fonction mathématique
Exemple d'un additionneur $s=a+b$ et r est la retenue



$S=a \text{ xor } b$ et $r= a \ \& \ b$

Il est possible de construire également à partir de ces fonctions des fonctions évoluant non plus de manière combinatoire mais séquentielle

Ex : la bascule RS, c'est une fonction « mémoire »



On peut aisément à partir de ces bascules réaliser des mémoires, des compteurs, etc.

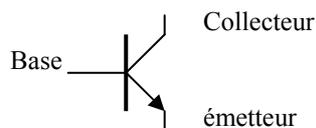
3. Différents transistors :

La réalisation de ces fonctions Booléenne s'effectue à l'aide de transistors, diodes, résistances

- Les résistances permettent de limiter le courant dans une maille, elles sont simples à réaliser .
- Les diodes sont réalisées grâce à des jonctions PN, elles ne laissent passer le courant que dans un sens.

Il existe deux types de transistors les transistors bipolaires et les transistors à effet de champ (FET pour Fiel effect transistor).

Les transistors bipolaires :



Ces transistors se caractérisent principalement par la relation $I_C = h_{fe} \times I_B$ avec $50 < h_{fe} < 1000$ suivant les modèles. Ce sont des transistors commandés en courant, un petit I_B crée un grand I_C . Dans les technologies numériques la zone de fonctionnement linéaire du transistor n'est pas recherchée, on s'efforce de faire fonctionner le transistor en commutation (saturé ou bloqué).

Saturé : il se comporte presque comme un court circuit ($V_{CE} = 0,1V$) grâce à un grand I_B .

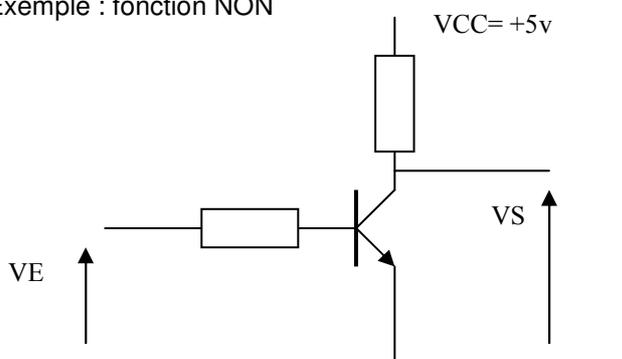
Bloqué : il se comporte comme un interrupteur ouvert ($I_C = 0$, car $I_B = 0$).

La puissance consommée par ces transistors $P = V_{BE} \times I_B + V_{CE} \times I_C$ est leur principal inconvénient.

Il y a énergie consommée à la commande (à cause de I_B) et énergie consommée à la sortie (à cause du V_{CE} non nul).

La technologie numérique utilisant ces transistors est la technologie TTL (Transistor, Transistor Logique) et ses dérivées comme la TTL LS. Cette technologie a tendance à être abandonnée aujourd'hui.

Exemple : fonction NON

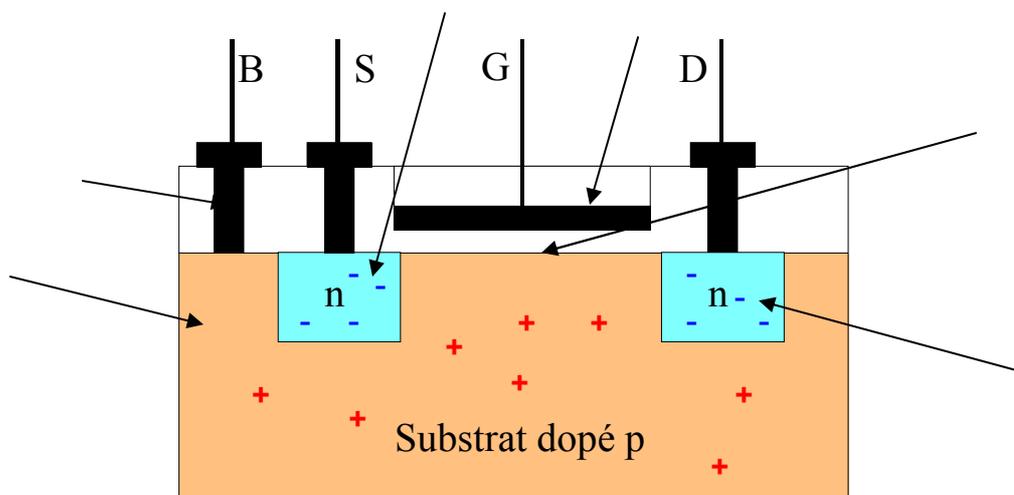


$V_e = 5V$ le transistor est saturé si $I_b > I_c/h_{fe}$
 $V_e = 0V$ le transistor est bloqué

Le transistor à effet de champ en technologie MOS

C'est ce type de transistor qui est utilisé aujourd'hui dans les technologies numériques. Il est petit, facile à construire et surtout consomme très peu d'énergie en commutation (bloqué-conducteur).

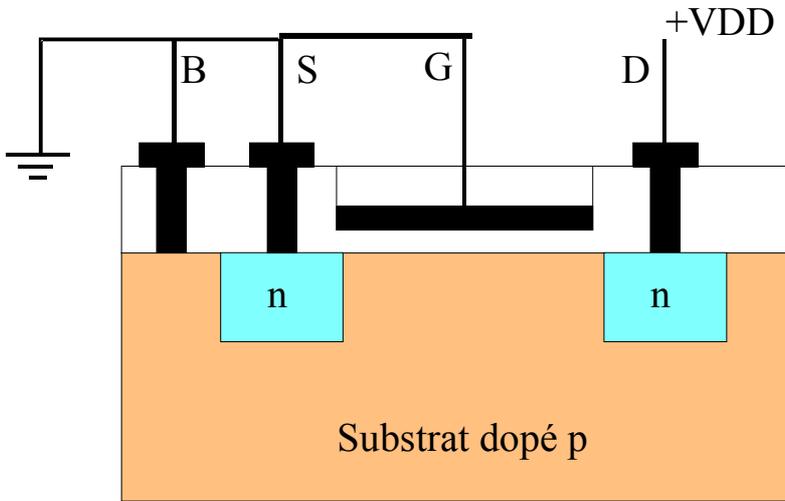
Constitution :



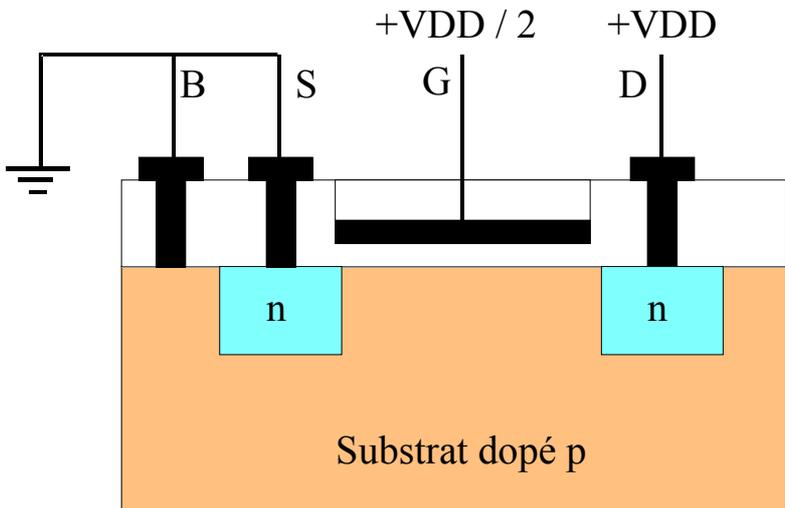
Le dopage consiste à ajouter à un cristal de silicium des impuretés qui peuvent se déplacer librement. Le dopage p consiste à ajouter des porteurs positifs (des trous), le dopage n ajoute des porteurs négatifs (des électrons). Les porteurs de même signe se repoussent, les porteurs de signes contraires s'attirent.

En technologie MOS on appelle VDD la tension d'alimentation la plus positive (en général +5v ou +3,3v) et VSS la tension la plus négative (en général 0v)

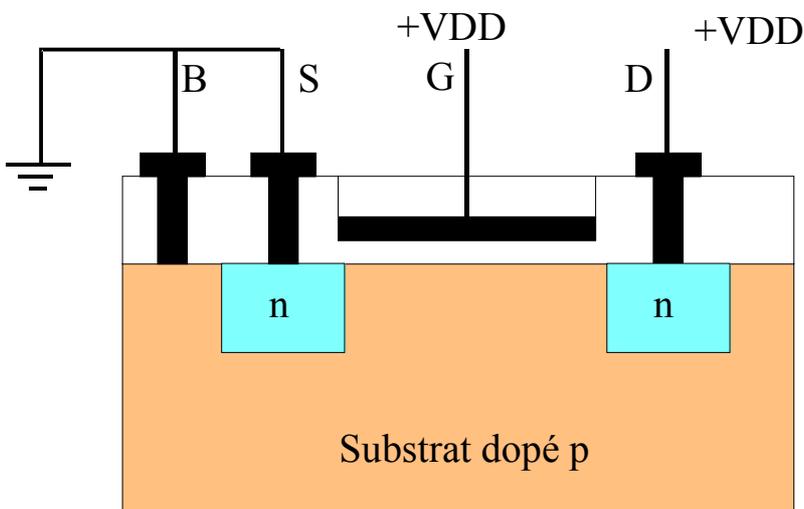
Transistor MOS canal n



VDS=VDD
VGS=0v
 La jonction Drain-Substrat est polarisée en inverse, pas de courant IDS

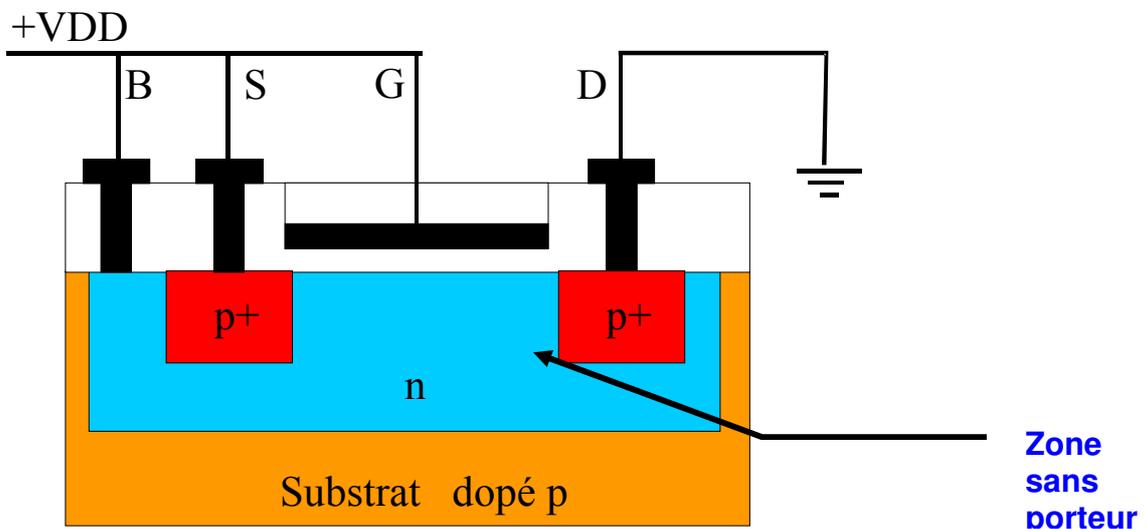
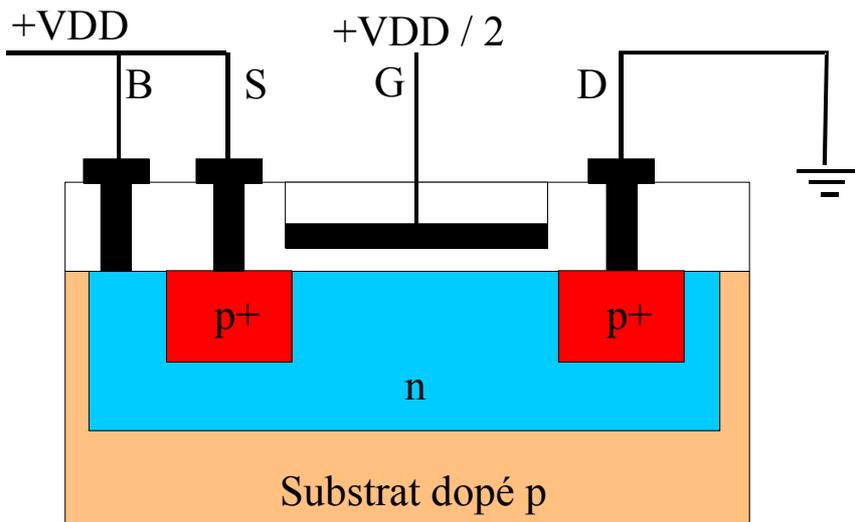
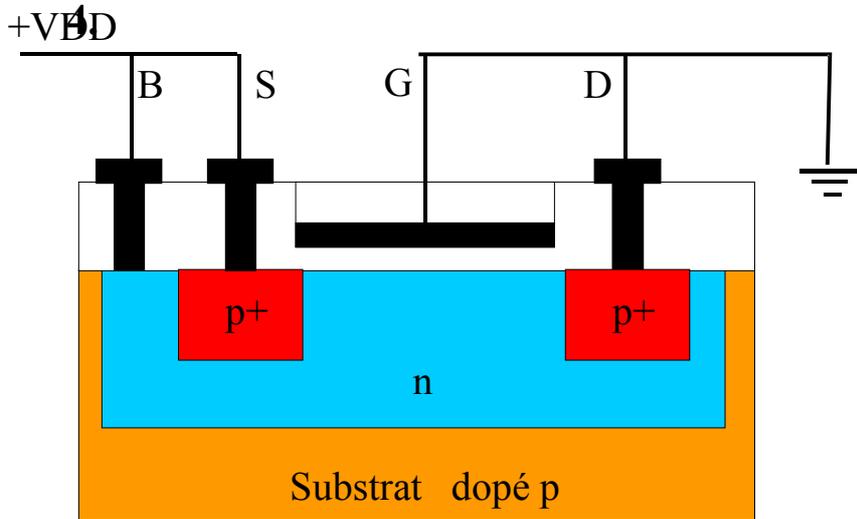


VDS=VDD
VGS=VDD/2
 A partir de $VGS = V_T$, soit environ 1v, le champ électrique est suffisant pour repousser les trous du substrat et permettre leur remplacement par des électrons en provenance de la source. La jonction Drain-Substrat devient passante, un courant s'établit.



VDS=VDD
VGS=VDD
 Le champ électrique est important, le canal de type s'est élargi au maximum

Transistor MOS canal p

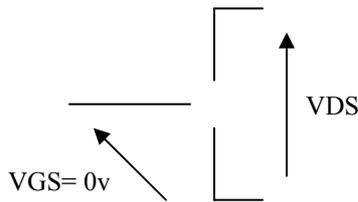


Le transistor MOS en commutation

On s'efforcera de maintenir le transistor ou bloqué ou saturé de manière à ne consommer qu'un minimum d'énergie.

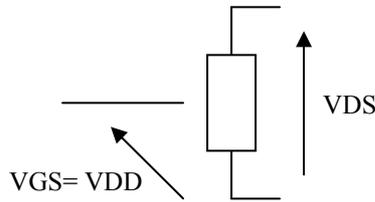
Modèle d'un transistor MOS en commutation.

Bloqué



Puissance à la commande $V_{GS} \times I_{GS} = 0$
 Puissance de commande $V_{DS} \times I_{DS} = 0$

Saturé



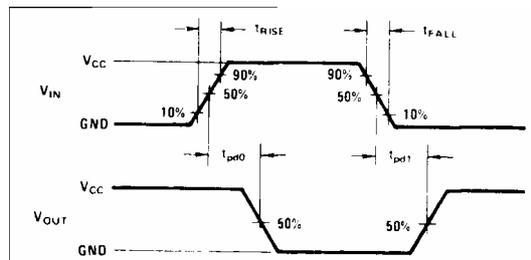
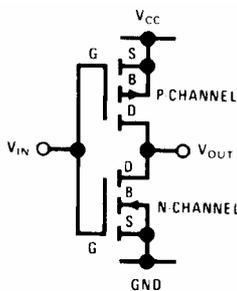
$V_{GS} \times I_{GS} = 0$
 $I_{DS}^2 \times R_{ds\ on}$

$R_{ds\ on}$ est de l'ordre de 10 Ohms, le I_{DS} de l'ordre 10uA à 100uA la puissance dissipée par un transistor MOS conducteur est de l'ordre de 10 nW. Dans un circuit comprenant 100 000 transistors cela fait en moyenne 5 mW

La famille C.MOS Complementary Metal Oxide Silicum

Cette technologie utilise des transistors canal n et canal p, cela permet de disposer de courant de sortie à l'état haut et à l'état bas. La sortie de ces circuits est un push-pull (on relie la sortie soit à VDD soit à VSS)

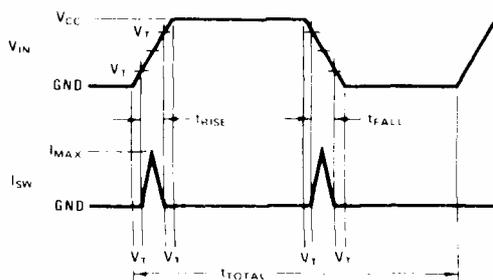
Exemple : un inverseur C.MOS



On remarque ici deux des principaux défauts d'un circuit numérique, le retard à la commutation et le temps de commutation.

Conséquence du retard à la commutation : une limite en fréquence : $f_{max} = 1 / (t_{rise} + t_{fall})$

Conséquence du temps de commutation : une consommation d'énergie, celle-ci est négligeable en basse fréquence mais devient importante lorsque f se rapproche de $1 / (t_{rise} + t_{fall})$.

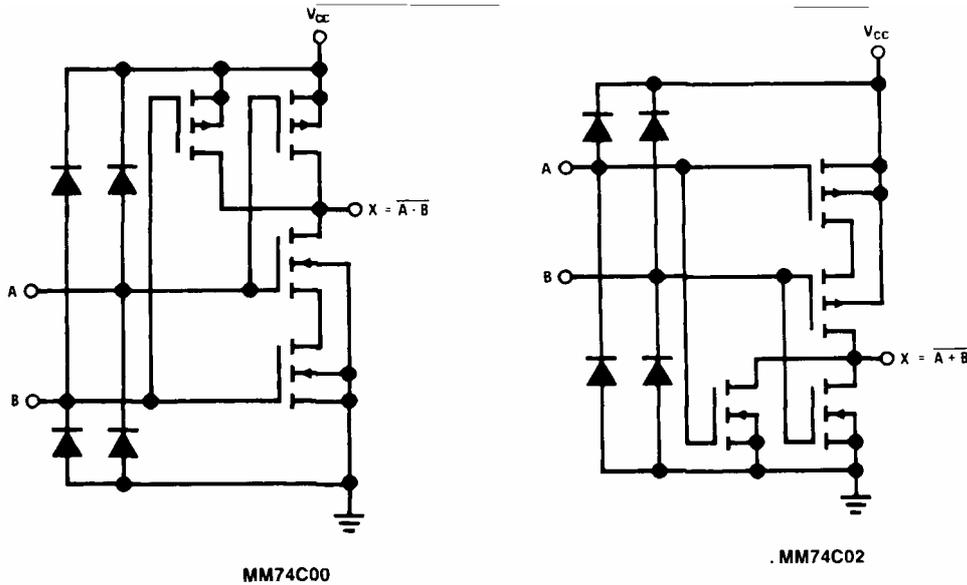


La puissance consommée peut alors atteindre 5 à 10 mW par transistor. Dans un circuit comprenant 100 000 transistors cela fait en moyenne 500 W

On cherchera donc à fabriquer des transistors

- Les plus petits possibles pour en intégrer le plus grand nombre sur une puce
- Les plus rapides possibles pour des raisons de puissance de calcul et de consommation
- Avec une R_{ds} on la plus petite possible pour des raisons de consommation.

Exemple de structures CMOS : portes NAND et NOR



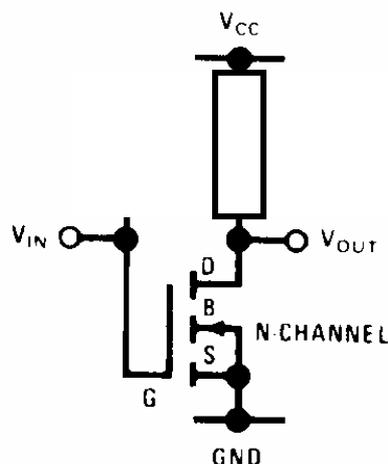
Le rôle des diodes est de protéger les entrées contre les surtensions positives ou négatives, provenant en générale d'électricité statique. Le courant de grille étant nul l'électricité statique présente sur les mains (100v à 3000v) détruirait les circuits lors de leur manipulation

La technologie NMOS.

Dans les circuits NMOS il n'y a que des transistors canal n. L'avantage est la facilité de fabrication et une plus grande intégration, le principal inconvénient est la faible puissance disponible en sortie.

La résistance est réalisée grâce à un transistor NMOS faiblement dopé dont la grille est reliée au drain.

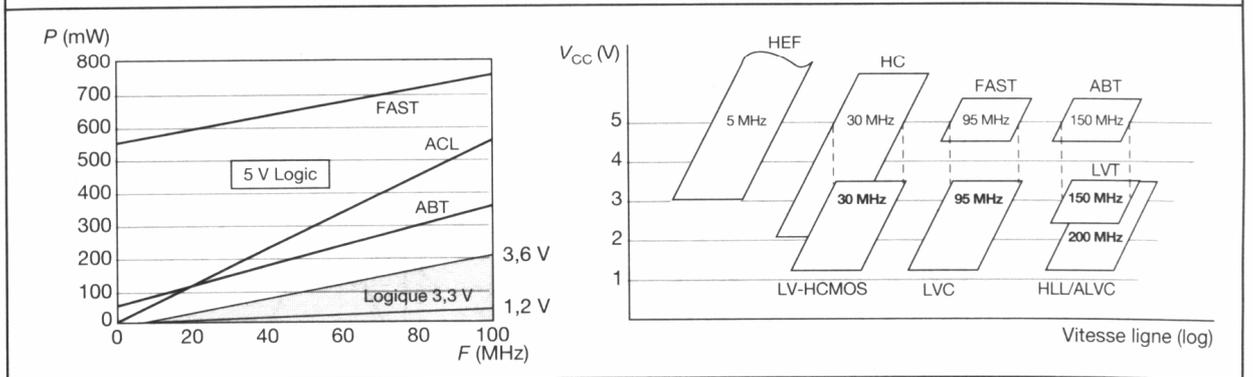
Très souvent dans les circuits à très forte intégration les deux technologies se retrouvent.



Comparaison des technologies Numériques : Guide du technicien en électronique page 275

COMPARAISON DES PARAMÈTRES DES DIFFÉRENTES FAMILLES											
Conditions : tension d'alimentation = 5 V ; $T_a = 25\text{ °C}$; capacité de charge = 15 pF.											
FAMILLES											
54/74	TTL Standard	74 AS	TTL Advanced Schottky	54..	- 55 à + 125 °C						
54L/74L	TTL Faible consommation	74ALS	TTL Advanced Low Power Schottky	74..	0 à + 70 °C						
54S/74S	TTL Schottky	74F	TTL Fast	74 LVT	Technologie ABT (3,3 V)						
54LS/74LS	TTL Low Power Schottky	74C/74HC/74HCT/4000B	CMOS								
Paramètres		74	74S	74LS	74AS	74ALS	74F	74HC	74HCT	4000B	74 LVT
Puissance dissipée (mW)	Porte statique	10	19	2	8,5	1,2	5,5	-	-	0,001	-
	Porte à 100 kHz	10	19	2	8,5	1,2	5,5	0,075		0,1	0,1
Temps de propagation (ns)	Porte (typique)	10	3	9,5	1,5	4	3	7	7	40	
	Porte (maximum)	20	5	15	2,5	7	4	14	15	80	3,5
Fréq. max. d'horloge (MHz)	Bascule D (typique)	25	100	33	160	60	125	55		12	150
	Compteur (typique)	32	70	32	-	45	125	45		6	
Tension d'alimentation (V)		5 ± 5 %	5 ± 5 %	5 ± 5 %	5 ± 10 %	5 ± 10 %	5 ± 5 %	2 à 6	5 ± 10 %	3 à 15	2,7 - 3,6
Courant	I_{OLmin} (mA)	16	20	8	20	8	20	4	4	6,8	64 (max)
	I_{OHmax} (mA)	-0,4	-1	-0,4	-0,2	-0,4	-1	-	-	-6,8	-32
	I_{ILmax} (mA)	-1,6	-0,2	-0,36	-0,5	-0,2	-0,6	0,001	± 0,001	-	-
	I_{IHmax} (µA)	40	50	20	20	20	20	-	-	-	71 µA
Tension	V_{OLmax} (V)	0,4	0,5	0,5	0,5	0,5	0,5	0,1	0,1	0,1	0,55
	V_{OHmin} (V)	0,4	2,7	2,7	$V_{CC} - 2$	$V_{CC} - 2$	2,5	4,9	4,9	4,9	2
	V_{ILmax} (V)	0,8	0,8	0,7	0,8	0,8	0,8	1	0,8	0,8	0,8
	V_{IHmin} (V)	2	2	2	2	2	2	3,5	2	2	2
Marge de bruit (V)	État haut	0,4	0,7	0,7	$V_{CC} - 4$	$V_{CC} - 4$	0,5	1,4	2,9	2,9	0,8
	État bas	0,4	0,3	0,2	0,3	0,3	0,3	0,9	0,7	0,7	1,2
Sortance (charge LS)	Standard	40	50	20	50	20	50	50		2	
	Amplis-bus	120	160	60	120	60	160	15		4	
Charge admissible des différentes familles (I_{OLmin}/I_{ILmax})	74	10	8	40	32	80	26	16 000	16 000		
	74S	12	10	50	40	100	33	20 000	20 000		
	74LS	5	4	20	16	40	13	8 000	8 000		
	74AS	12	10	50	40	100	33	20 000	20 000		
	74ALS	5	4	20	16	40	13	8 000	8 000		
	74F	12	10	50	40	100	33	20 000	20 000		
	74HC	2	2	10	8	20	6	4 000	4 000		
	74HCT	2	2	10	8	20	6	4 000	4 000		

COMPARAISON TTL (5 V) - LVL (3 V)



Pour un VDD/VSS de 5v l'épaisseur maximum de la grille avant claquage est de 0,5um. Pour réaliser des grilles plus fine, 0.25 et 0.18 um on réalise des circuits alimenté sous 3,3v et moins. L'inconvénient est une puissance limitée en sortie. Ces circuits sont souvent accompagnés de circuits BUFFER connectés sur leurs sorties.

Exemple de documentation

Dans le CDROM SGC THOMSON DATA DISK Contents – Standards- Logic
Rechercher les circuits HCC4011B et M74HC00

Traduire la partie description du circuit :

HCC4011B	M74HC00

Compléter le tableau

Paramètre	HCC4011B	M74HC00
Alimentation min et max		
Temps de montée		
Temps de descente		
Tension d'entrée max à l'état bas		
Tension d'entrée min à l'état haut		
Tension de sortie min à l'état bas		
Tension de sortie max à l'état bas		
Courant max consommé		
Tension d'alimentation max avant destruction		

Produits fabriqués

En explorant le CD vous découvrirez les produits fabriqués par ST Microelectronics et en particulier

- Les circuits logiques
- Les PLD
- Les microcontrôleurs
- Les composants discrets de puissance (en particulier les transistors MOS protégés ex : VNP49N04)

Evaluation sommative :

Pourquoi utilise t on de plus en plus les technologies numériques par rapport aux technologies analogiques ?

Quel sont les noms de ces fonctions de l'algèbre de Boole

$s=a+b$

$s=a \cdot b$

$s= /a$

Pour quelle raison effectue on les calculs avec l'algèbre de Boole en électronique numérique

Quels sont les avantages des transistors MOS sur les transistors bipolaires

Compléter la feuille réponse jointe en y indiquant les emplacement des charges positives et négatives.

Quels caractéristiques doivent être optimisées lors de la conception de transistors MOS en vue d'un très grande intégration.

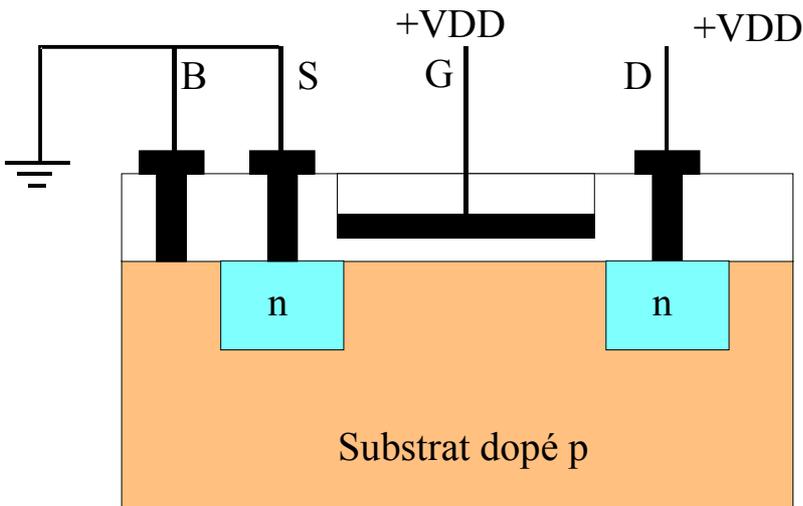
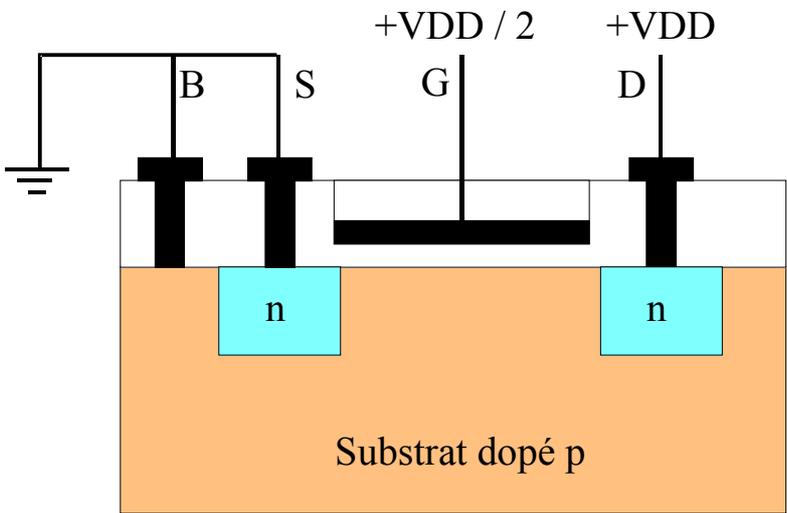
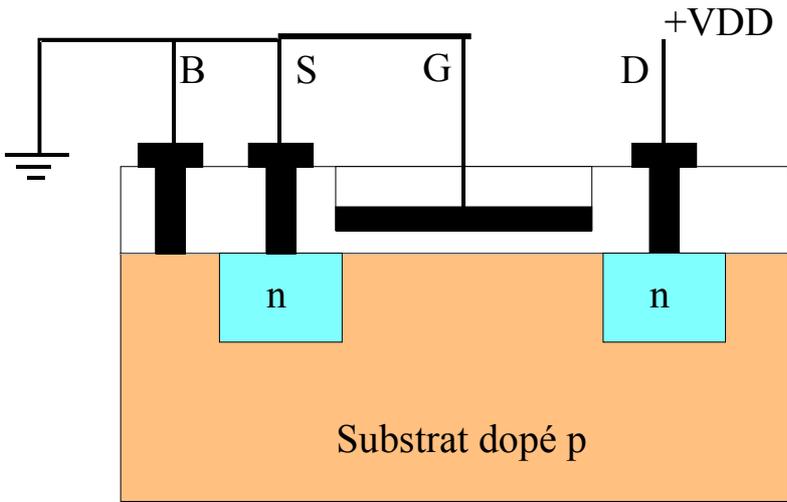
Quels sont les avantages et inconvénients des technologies CMOS et NMOS

Pour quelle raison la tension d'alimentation est elle dépendante de l'épaisseur de grille

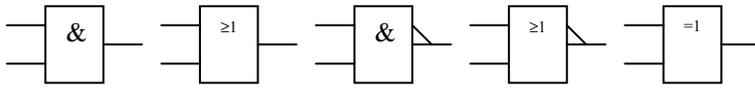
Citer au moins deux noms de technologies MOS en électronique

Citer quelques produits fabriqués par ST Microelectronics

Feuille réponse de l'évaluation



fonctions booléennes :



ET

a	b	c
0	0	0
0	1	0
1	0	0
1	1	1

OU

a	b	c
0	0	0
0	1	1
1	0	1
1	1	1

NAND

a	b	c
0	0	1
0	1	1
1	0	1
1	1	0

NOR

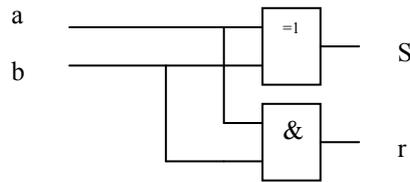
a	b	c
0	0	1
0	1	0
1	0	0
1	1	0

XOR

a	b	c
0	0	0
0	1	1
1	0	1
1	1	0

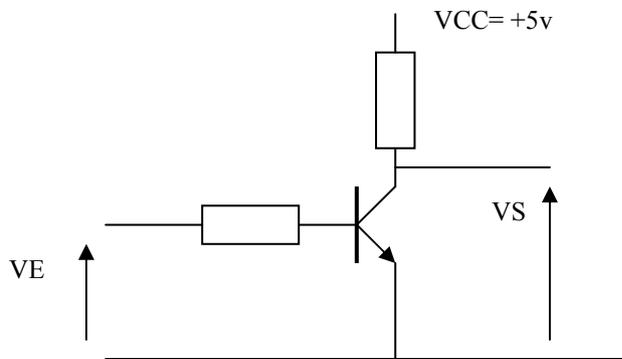
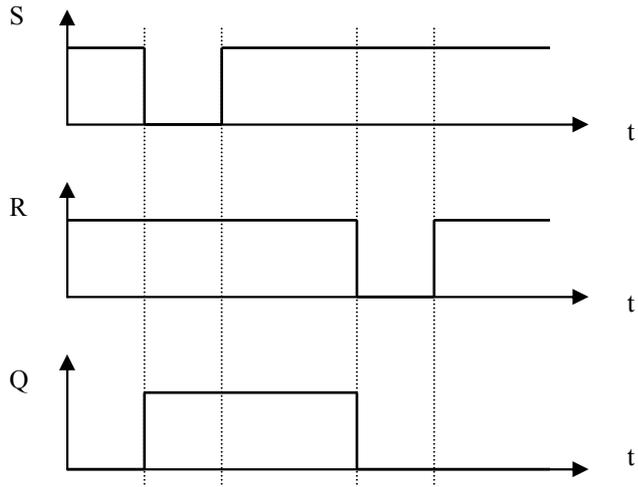
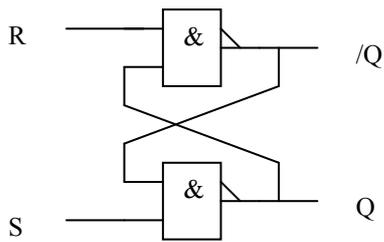
additionneur $s=a+b$ et r est la retenue

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

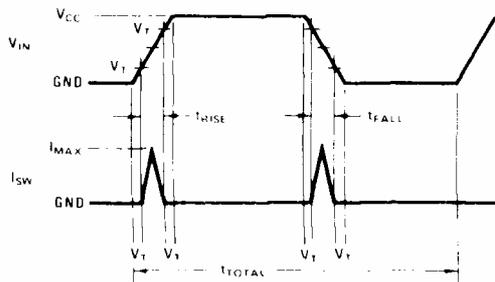
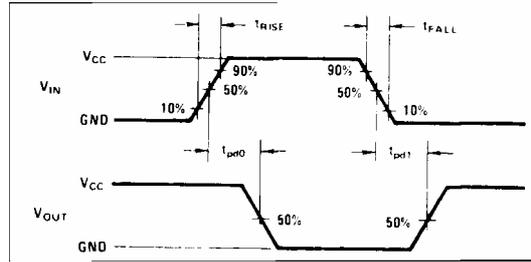
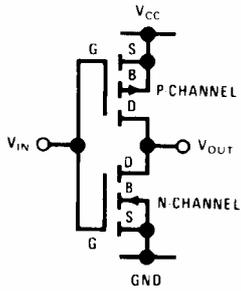


$S=a \text{ xor } b$ et $r= a \ \& \ b$

Ex : la bascule RS, fonction « mémoire »



un inverseur C.MOS



structures CMOS : portes NAND et NOR

